

SIC1181KQ/SIC1182KQ SCALE-iDriver 제품군

향상된 액티브 클램핑 및 최대 1200V의 강화 절연을 제공하는 자동차 애플리케이션용 최대 8A 단일 채널 SiC MOSFET 및 IGBT 게이트 드라이버

제품의 주요 특징

높은 집적도, 작은 공간

- ±8A 피크 게이트 출력 전류
- 강화된 절연 기능을 탑재한 FluxLink™ 기술 통합
- SiC MOSFET이 최적화된 향상된 액티브 클램핑
- 초고속 회로 단락 감지
- UVLO 1차측 및 2차측
- Rail-to-rail 안정된 출력 전압
- 2차측을 위한 유니폴라 공급 전압
- 최대 150kHz 스위칭 주파수
- 전파 지연 지터 ±5ns
- -40°C ~ +125°C의 작동 주변 온도
- 높은 커먼 모드 과도 응답 내성
- 9.5mm의 연면거리 및 공간거리, CTI 600을 갖는 eSOP 패키지

보호/안전 기능

- 고장 피드백을 포함하는 1차측 및 2차측 관련 저전압 차단 기능
- 전류 센싱 단자가 포함된 SiC MOSFET의 과전류 감지
- 초고속 회로 단락 모니터링, 턴오프 및 리포팅
- SiC MOSFET 턴오프 중 과전압 제한

높은 안전성 및 규정 준수

- 100% 생산 부분 방전 테스트
- 1초 동안의 8000V 피크에서 100% 생산 HIPOT 준수 테스트
- 강화된 절연 기능의 VDE V 0884-11 인증 대기 중
- UL 1577 승인 대기 중
- 자동차 1등급 AEC Q-100 인증 대기 중

친환경 패키지

- 할로겐 프리 및 RoHS 준수

애플리케이션

- 전기 자동차 BEV 트랙션 드라이브
- 하이브리드 전기 자동차 PHEV 트랙션 드라이브
- 전기 자동차 온보드 및 오프보드 충전기

설명

SIC1181KQ 및 SIC1182KQ는 SiC MOSFET용 단일 채널 게이트 드라이버입니다. 강화된 갈바닉 절연은 파워 인테그레이션스(Power Integrations)의 혁신적인 고체 절연체 FluxLink 기술로 제공됩니다. 최대 ±8A 피크 출력 드라이브 전류는 제품이 최대 600/800A(일반)의 정격 전류로 장치를 구동할 수 있게 합니다.

1차측 및 2차측에 대한 저전압 록아웃(UVLO), 온도 및 프로세스 보정 출력 임피던스를 갖는 rail-to-rail 출력 등의 추가 기능은 혹독한 상황에서도 안전한 작동을 보장합니다.

또한, 이 게이트 드라이버 IC는 단일 센싱 핀을 통해 AAC 향상된 액티브 클램핑(턴오프 단계 동안)으로 수행되는 과전압 제한 뿐만 아니라 회로 단락 보호(턴온 단계 동안) 기능을 제공합니다. SiC MOSFET에 전류 센싱 단자가 공급되면 조정 가능한 과전류 감지가 실현될 수 있습니다.

제품 포트폴리오

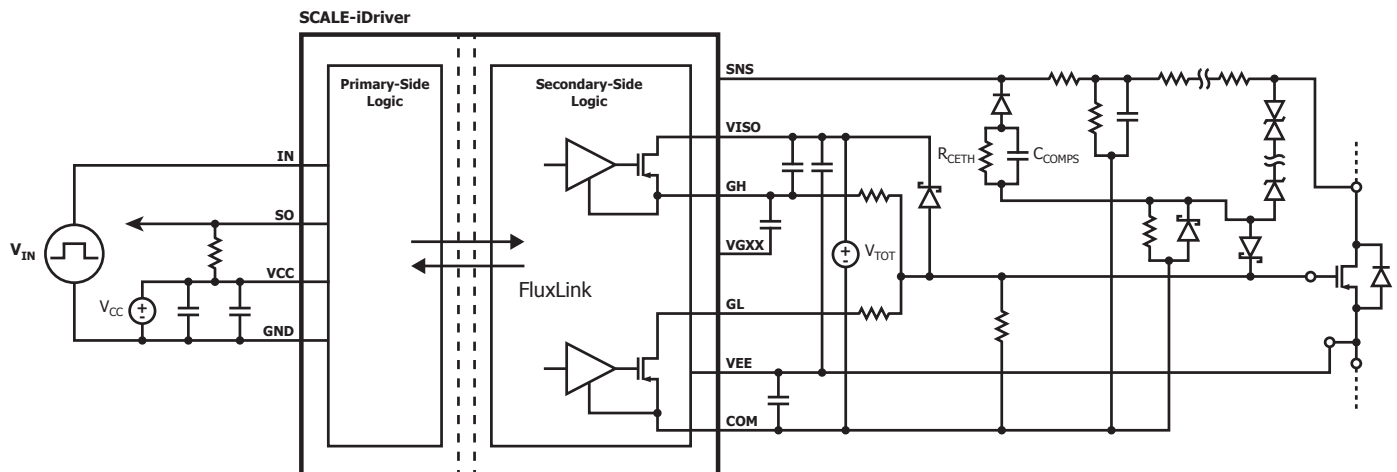
제품 ¹	피크 출력 드라이브 전류	스위치 정격
SIC1181KQ	8.0A	750V
SIC1182KQ	8.0A	1200V

표 1. SCALE-iDriver 포트폴리오

참고:
1. 패키지: eSOP-R16B.



그림 2. eSOP-R16B 패키지.



PI-8897-061219

그림 1. 일반 애플리케이션 회로도

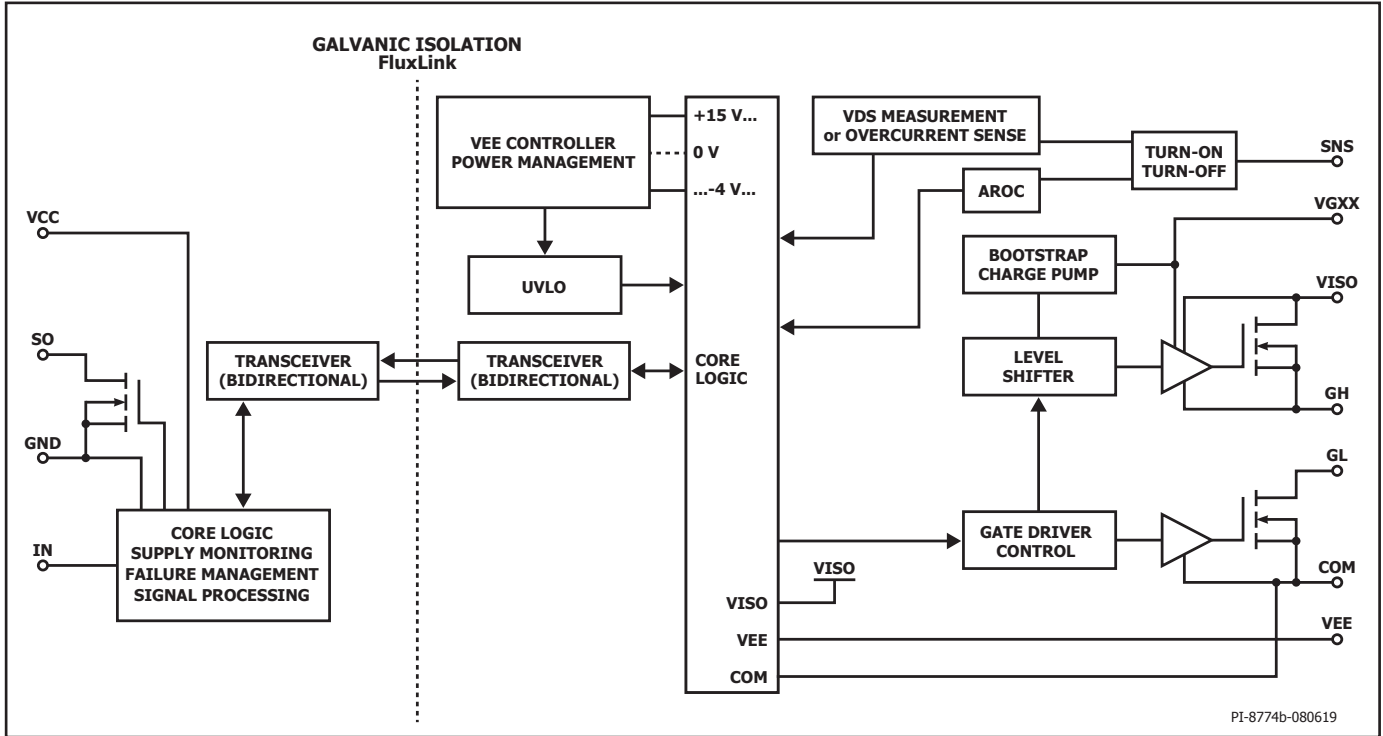


그림 3. 기능 블록 다이어그램

핀 기능 설명

VCC 핀(핀 1)

이 핀은 1차측 공급 전압의 연결 지점입니다.

GND 핀(핀 3-6)

이 핀은 1차측 그라운드 전위의 연결 지점입니다. 모든 1차측 전압은 이 핀을 기준으로 합니다.

IN 핀(핀 7)

이 핀은 로직 명령 신호의 입력입니다.

SO 핀(핀 8)

이 핀은 로직 고장 신호(오픈 드레인)의 출력입니다.

NC 핀(핀 9)

이 핀은 연결되지 않은 상태여야 합니다. 납땜을 위한 최소 PCB 패드 사이즈가 필요합니다.

VEE 핀(핀 10)

일반(MOSFET 소스) 출력 공급 전압입니다.

SNS 핀(핀 11)

이 핀은 턴온 시 회로 단락 이벤트를 감지하고 턴오프 시 과전압을 제한하는 센싱 입력입니다. 센싱 기능이 있는 SiC MOSFET은 SNS 핀과 함께 과전류 모니터로 사용될 수 있습니다.

VGXX 핀(핀 12)

이 핀은 부스트스트랩과 차지 펌프 공급 전압 소스입니다.

GH 핀(핀 13)

이 핀은 드라이버 출력-소싱 전류(턴온) 연결 지점입니다.

VISO 핀(핀 14)

이 핀은 2차측 플러스 공급 전압입니다.

COM 핀(핀 15)

이 핀은 2차측 레퍼런스 전위를 제공합니다.

GL 핀(핀 16)

이 핀은 드라이버 출력-싱킹 전류(턴오프) 연결 지점입니다.

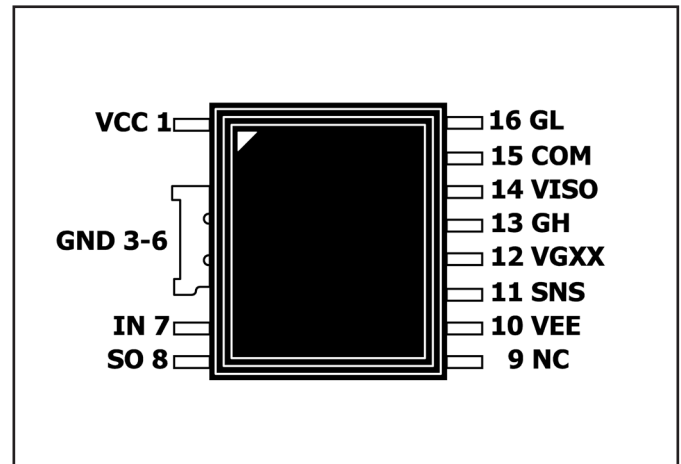


그림 4. 핀 구성

SCALE-iDriver SIC118xKQ 기능 설명

단일 채널 SCALE-iDriver™ 제품군 SIC118xKQ는 최대 1200V 블로킹 전압을 갖는 SiC MOSFET 반도체 디바이스를 구동하고 컨트롤러와 반도체 디바이스 사이에 강화된 절연 기능을 제공합니다. IN을 통해 적용된 로직 입력(PWM) 명령 신호와 VCC를 통해 공급된 1차측 공급 전압 모두 GND를 기준으로 합니다. 반도체 디바이스와 SCALE-iDriver의 작동 상태는 SO를 통해 모니터링됩니다.

명령 신호는 FluxLink 절연 기술을 통해 1차측(IN)에서 2차측으로 전달됩니다. GH는 턴온 프로세스 동안 플러스 게이트 전압을 공급하고 반도체 게이트를 충전합니다. GL은 턴오프 프로세스 동안 마이너스 게이트 전압을 공급하고 게이트를 방전시킵니다.

반도체 디바이스의 SNS와 드레인 단자 사이에 네트워크를 연결하여 과전압 제한과 회로 단락 보호를 구현할 수 있습니다. 턴온 이벤트의 경우 SNS는 회로 단락을 센싱하고 드라이버가 턴오프를 개시하여 회로 단락 손상으로부터 반도체 디바이스를 보호할 수 있도록 합니다. 턴오프 이벤트의 경우 SNS는 턴오프 과전압을 센싱하고 AAC(advanced active clamping)를 통해 이를 반도체 디바이스 블로킹 전압보다 작은 세이브 값으로 제한합니다. 반도체 디바이스가 전류 센싱 단자를 제공하는 경우 회로 단락 모니터링의 대안으로 조정 가능한 과전류 감지가 실현될 수 있습니다.

파워 서플라이

SIC118xKQ는 통합형 전원 및 전압 불량 관리 기능을 갖추고 있으며, 이러한 기능은 IC 전력 및 전압을 제어합니다. 또한 2차측 바이폴라 공급 전압을 생성 및 레귤레이트합니다. 두 개의 공급 전압이 필요한데, 하나는 1차측(V_{VCC})용으로, 1차측 로직에 전력을 공급하고 2차(절연)측과 통신합니다. 다른 공급 전압(V_{TOT})은 유니폴라 전압으로써 2차측에 필요합니다. V_{TOT} 는 VISO 및 COM 사이에 적용됩니다. V_{TOT} 는 1차측에서 절연되어야 하고 최소한 SCALE-iDriver에서와 동일한 절연 기능을 제공해야 합니다. V_{TOT} 는 1차측 또는 기타 2차측에 대한 낮은 커플링 커패시턴스를 가져야 합니다. V_{VISO} 는 플러스 게이트-소스 전압을 제공하며, 이는 내부적으로 생성되고 VEE에 대해 (일반적으로) 15V로 안정화됩니다. COM에 대해 V_{VEE} 에서 마이너스 게이트-소스 전압을 제공합니다. VEE의 제한된 전류 소싱/싱킹 기능으로 인해 다른 모든 추가 부하는 VISO와 COM 사이에 적용되어야 합니다. VISO와 VEE 사이 또는 VEE와 COM 사이에 추가 부하는 허용되지 않습니다.

입력 및 고장 로직(1차측)

입력(IN) 로직은 5V CMOS 로직을 사용하여 컨트롤러와 함께 직접 작동하도록 설계되었습니다. SIC118xKQ의 입력 핀과 가까운 풀다운 저항 R1을 사용하는 것이 좋습니다.

컨트롤러와 SCALE-iDriver 사이의 물리적 거리가 큰 경우 라인 드라이버를 권장하며 또는 로직 레벨을 15V로 높이도록 합니다. 15V 로직 레벨의 경우 그림 6의 저항 분배기를 권장합니다. 이 솔루션은 필요에 따라 로직 레벨을 조정하고 드라이버의 노이즈 내성도 향상시킵니다.

게이트 드라이버 명령은 IN에서 GH(턴온) 및 GL(턴오프)로 전달되며 전파 지연은 $t_{p(LH)}$ 및 $t_{p(HL)}$ 입니다.

일반 작동 중에 어떠한 고장도 감지되지 않으면 SO 핀은 높은 임피던스(오픈 드레인)를 유지합니다. 모든 고장은 SO 핀을 GND에 연결하여 보고됩니다. V_{VCC} (1차측)가 $UVLO_{VCC}$ 아래로 유지되는 한 SO가 낮은 상태로 유지됩니다. 회로 단락이 감지되거나 공급 전압 V_{VISO} (2차측)가 $UVLO_{VISO}$ 아래로 떨어지면 SO 상태가 지연 시간 t_{FAULT} 에 따라 변경되고 t_{SO} 로 정의된 시간 동안 낮은 상태를 유지합니다. 고장 조건이 발생하는 경우 드라이버가 OFF 상태를 적용합니다(GL이 COM에 연결됨). t_{SO} 기간 동안에는 IN으로부터의 명령 신호 전달이 무시됩니다. 드라이버가 ON 상태로 되려면 새로운 턴온 명령 전달이 필요합니다.

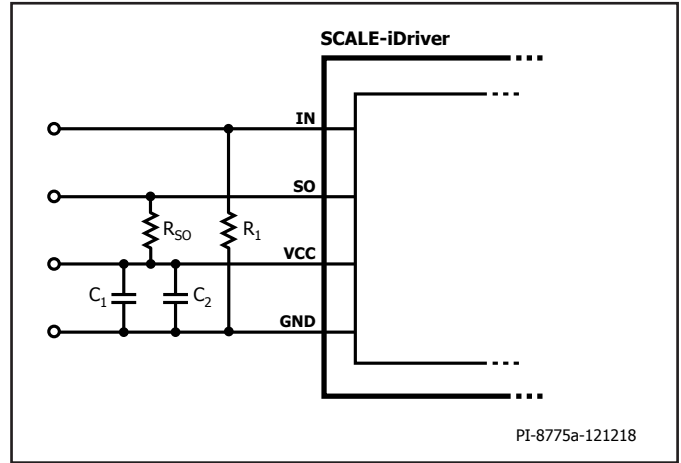


그림 5. 표준 5V IN 로직 레벨을 위한 권장 회로

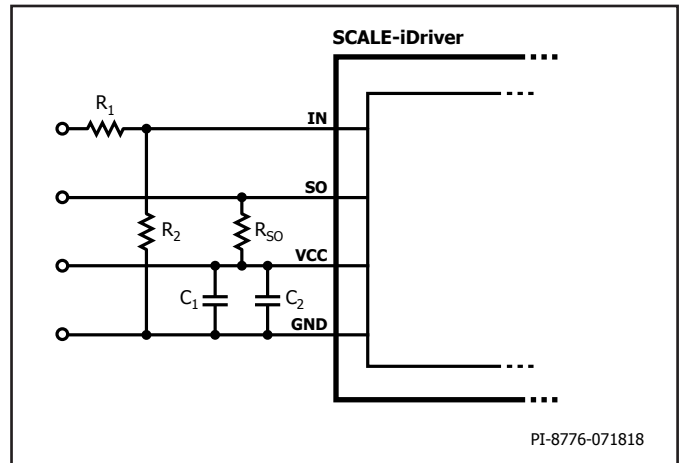


그림 6. 증가된 IN 로직 레벨을 위한 권장 회로
 $R_1 = 3.3k\Omega$ 및 $R_2 = 1.2k\Omega$ 인 경우 IN 로직 레벨은 15V입니다.

출력(2차측)

구동될 반도체 디바이스의 게이트는 두 개의 서로 다른 저항 값을 사용하여 GH 및 GL을 통해 SCALE-iDriver 출력에 연결될 수 있습니다. 턴온 게이트 저항 R_{GON} 은 GH 핀에 연결되고 턴오프 게이트 저항 R_{GOFF} 는 GL에 연결되어야 합니다. 두 게이트 저항의 값이 동일한 경우 GL 및 GH가 서로 연결될 수 있습니다. SCALE-iDriver 데이터 시트는 R_{GH} 및 R_{GL} 값을 해당 GH 및 GL 핀에 각각 연결된 총 저항으로 정의합니다. 대부분의 반도체 디바이스 데이터 시트는 반도체 디바이스에 이미 통합된 내부 게이트 저항 R_{GINT} 를 지정합니다. R_{GINT} 외에 외부 저항 디바이스 R_{GON} 및 R_{GOFF} 가 게이트 전류 레벨을 애플리케이션 요구 사항에 맞게 설정하도록 지정됩니다. 결과적으로 R_{GH} 는 R_{GON} 및 R_{GINT} 의 합입니다. 외부 게이트 저항과 관련된 전력 소모 및 피크 전류에 대해서는 신중히 고려해야 합니다. SIC118xKQ의 GH 핀 출력 전류 소스(I_{GH})는 턴온 동안 최대 7.8A를 처리할 수 있고, GL 핀 출력 전류 소스(I_{GL})는 턴오프 동안 최대 7.3A를 싱크할 수 있습니다. SCALE-iDriver의 내부 저항은 각각 R_{GHI} 와 R_{GLI} 로 설명됩니다. SCALE-iDriver의 게이트 저항이 더 높은 피크 전류를 끌어오려고 시도하는 경우 피크 전류는 내부적으로 안전한 값으로 제한됩니다.

안전한 파워 업 및 파워 다운

파워 업 및 파워 다운 동안 IN 핀을 로직 로우 상태로 유지할 것을 권장합니다. VCC, VISO, VEE 및 VGXX 핀과 관련된 모든 공급 전압은 그림 5, 6, 7 및 8에 표시된 것처럼 각각 세라믹 커패시터 C_1 , C_2 , C_{S1} , C_{S2} , C_{GS} 를 사용하여 안정화되어야 합니다. 공급 전압이 정규화된 값에 도달하면 드라이버가 t_{START} 의 시간 지연 후 작동을 시작합니다.

단기 펄스 동작

IN에 적용된 명령 신호가 $t_{GE(MIN)}$ 로 지정된 최소값보다 짧아지면 SIC118xKQ 출력 신호(GH 및 GL)가 $t_{GE(MIN)}$ 값으로 확대됩니다. $t_{GE(MIN)}$ 보다 긴 펄스의 지속 시간은 변경되지 않습니다.

회로 단락 보호

SIC118xKQ는 센싱 저항 네트워크를 사용하여 회로 단락을 감지하기 위해 반도체 디바이스 드레인-소스 전압을 사용합니다. 잘 안정화된 V_{VISO} 반도체 디바이스 게이트와 VISO 사이에 연결된 쇼트키 다이오드의 도움으로 V_{GS} 는 레귤레이션된 VISO에 클램핑되고 SiC 반도체 에너지와 관련된 회로 단락 전류가 제한됩니다.

OFF 상태 동안 SNS는 COM 핀에 내부적으로 연결됩니다. SNS 핀과 COM 사이에 옵션 필터 커패시터가 적용되는 경우 커패시터는 방전됩니다.

드라이버가 턴온 전환 또는 ON 상태일 때 SNS를 통한 회로 단락 감지 알고리즘은 ASIC 내부 블랭킹 시간이 경과한 후에 활성화됩니다. VEE를 기준으로 한 SNS에서 약 0.4V(일반적으로)의 전압 강하가 감지되면 이는 감지된 회로 단락으로 해석됩니다. 드라이버는 1차측 명령을 받지 않고 회로 단락 턴오프를 시작합니다. 고장 명령이 1차측에 전달되면 SO는 일반적으로 10 μ s 동안 GND로 당겨집니다. 이 시간 동안 드라이버는 IN 핀에서 모든 명령 신호를 무시합니다. 회로 단락 턴오프 전환 단계와 병렬로 SCALE-iDriver 내부의 향상된 액티브 클램핑 과전압 제한 체계가 활성화됩니다.

V_{DS} 과전압 제한(향상된 액티브 클램핑)

드라이버가 턴오프 전환 또는 OFF 상태인 경우, 과전압 제한 알고리즘이 SNS에서 활성화되며 내부 기준은 COM입니다. 일반적으로 440 μ A(턴오프 전환)~520 μ A(OFF 상태)의 전류가 SNS에 공급되는 경우 드라이버는 게이트 전류를 레귤레이션하여 턴오프 di/dt를 제한함으로써 턴오프 동안 드레인-소스에서 과전압을 제한하게 됩니다.

과전류 감지

반도체 디바이스가 이른바 전류 센싱 단자를 제공하는 경우 이 신호는 VEE를 기준으로 SNS로 공급될 수 있습니다. 회로 단락 보호 섹션에서 설명한 바와 같이, VEE를 기준으로 하는 SNS에서 약 0.4V의 전압은 이제 과전류로 처리됩니다. 이는 회로 단락 조건과 동일한 체계에 따라 과전류 턴오프로 이어집니다.

애플리케이션의 예

이 예에서는 SIC MOSFET 디바이스 드레인과 SIC118xKQ SNS 핀 사이의 TVS 다이오드 체인과 함께 과전압 제한을 사용하기 위한 SIC118xKQ 설정 방법과 SNS 핀에 연결된 저항 네트워크를 통한 회로 단락 감지를 설명합니다.

1차측

15V 입력 로직을 입력에 사용할 경우 그림 6의 회로를 사용하는 것이 좋습니다. R₁과 R₂는 IN 핀에서 5V 신호를 얻기 위한 전압 분배기를 나타냅니다. 추가 필터링이 필요한 경우 커패시터 C_F를 그림 7과 같이 R₂와 병렬로 배치할 수 있습니다. 시간 상수 τ는 공식 (1)로 계산할 수 있습니다. IN 핀에서 5V 로직을 직접 사용하는 경우 어떠한 경우에서든 R₂를 권장하며 R₁은 100Ω으로 줄일 수 있습니다.

$$t = \frac{R_1 \times R_2}{R_1 + R_2} \times C_F \quad (1)$$

풀업 저항 R₅₀는 고장 조건에서 SO(오픈 드레인)에 약 5mA를 제공하기 위해 1kΩ의 값으로 VCC 및 SO에 연결되어야 합니다. 1차측 파워 서플라이는 VCC 및 COM에 연결되며, 여기서 C₁은 V_{VCC}를 버퍼링하고 C₂는 고주파수 필터 역할을 합니다.

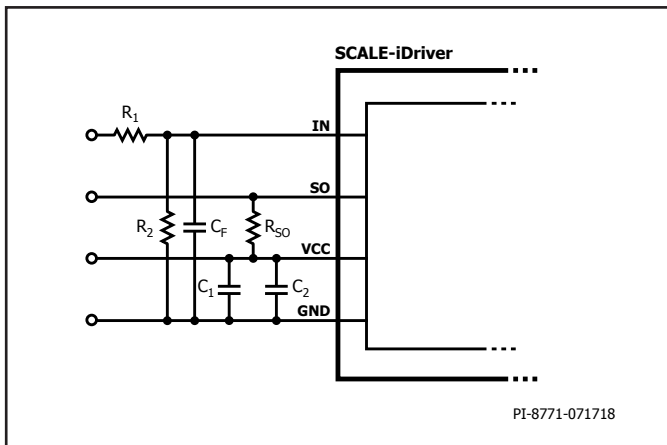


그림 7. 예제 회로의 1차측

2차측

2차측 파워 서플라이는 그림 8과 같이 VISO 및 COM에 연결됩니다. 예를 들어 SIC MOSFET의 경우 V_{TOT} = 20V를 사용하고, 턴온에는 VEE를 기준으로 하는 V_{GH} = 15V를, 턴오프에는 VEE를 기준으로 하는 V_{GL} = -5V를 얻도록 권장하여 추가 부품을 피합니다. 어떠한 경우에서든 기생 턴온 효과를 고려해야 합니다.

반도체 게이트 전하의 각 μC에 대해 최소 3μF의 버퍼 커패시터를 VEE-COM(C_{S1}), 그리고 VISO와 VEE(C_{S2}) 사이에 배치해야 합니다. 10nF 커패시터는 GH와 VGXX 사이에 연결됩니다.

회로 단락 동안 게이트 전압 안정화와 드레인 전류 제한을 보장할 수 있도록 게이트는 쇼트키 다이오드 D_{STO}를 통해 V_{VISO}에 연결됩니다.

시스템 파워온 동안 기생 턴온을 방지하기 위해 게이트가 22kΩ 저항 R_{DIS}를 통해 COM에 연결됩니다.

SNS 핀은 턴온 전환 동안 저항 네트워크를 통해 회로 단락을 감지할 수 있을 뿐만 아니라 턴오프 전환 동안 TVS 다이오드 체인을 통해 향상된 액티브 클램핑이라 불리는 과전압 제한에 사용할 수 있는 교번의 기능이 있습니다.

SIC MOSFET AAC는 SIC118xKQ의 SNS 핀으로 흐르는 전류 I_{SNS}로 트리거되며 I_{SNS}가 증가함에 따라 일반적으로 GL 전류를 20mA까지 낮춥니다. 이는 TVS 다이오드가 제공하는 액티브 클램핑 기능의 효율성을 대폭 향상시킵니다. 예를 들어, TVS 체인의 총 전압 제한은 1200V-SiC MOSFET 디바이스의 경우 900V로 설정됩니다.

턴온 전환 동안 SNS 핀은 회로 단락 감지 기능을 제공하고 V_{SNS}의 COM을 기준으로 하는 감지 레벨에 의해 셋다운이 트리거됩니다. SIC MOSFET의 드레인에 대한 저항 체인은 R_{CE2}에서 R_{CE10}까지의 저항으로 구성됩니다. 예를 들어 1200V-SiC MOSFET 디바이스의 경우 2.43MΩ입니다.

SIC MOSFET에 실제 소스 전류의 일부를 제공하는 VEE 기준 센싱 단자가 있는 경우 이 신호는 션트 저항을 통해 SNS 핀에 피드백될 수 있습니다. 여기에서 V_{SNS}의 SNS 감지 레벨에 도달하면 SIC118xKQ는 SIC MOSFET을 턴오프하여 과전류 감지 기능을 제공합니다.

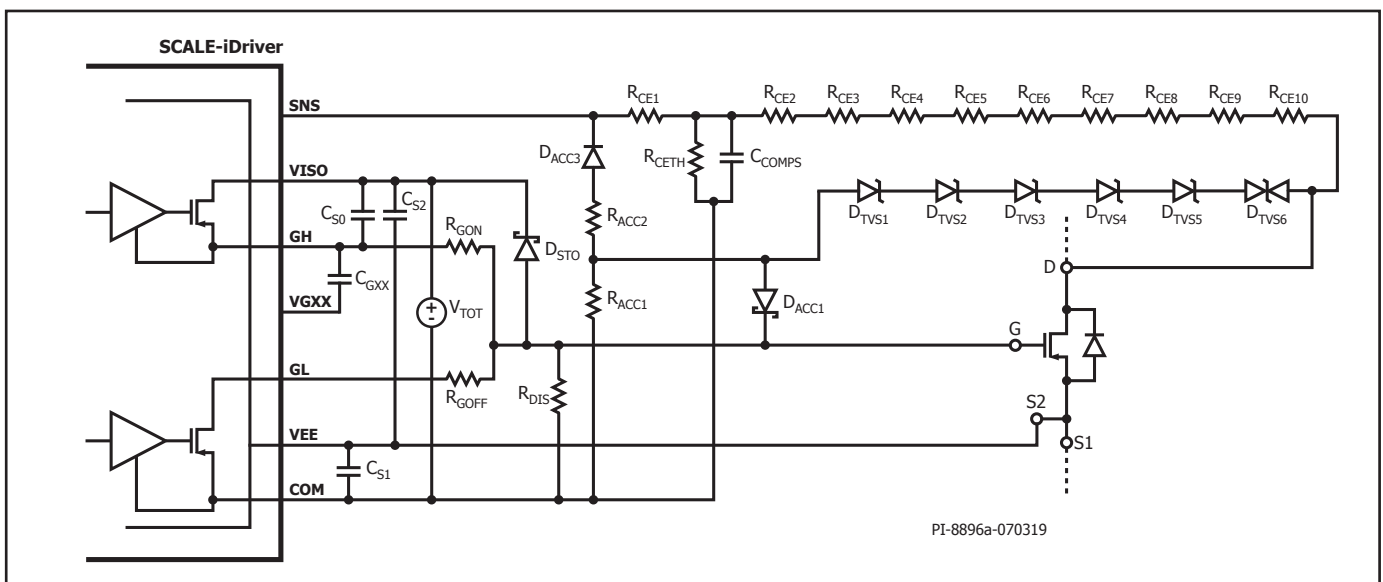


그림 8. 부스터 트랜지스터가 없는 예제 회로의 2차측.

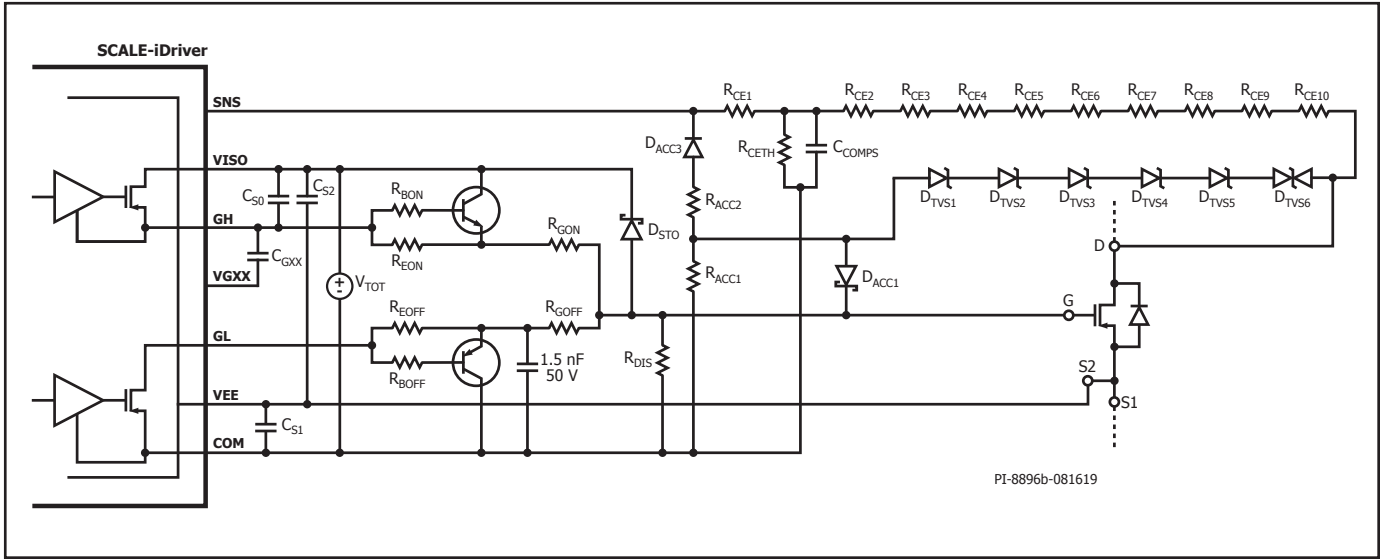


그림 9. 게이트 전류를 증가시키기 위한 부스터 트랜지스터가 있는 예제 회로의 2차측.

전력 소모 및 IC 정선 온도 추정

전력 반도체 스위치 게이트 드라이버 스테이지 설계의 첫 단계는 필요한 게이트 전력 P_{DRV} 을 계산하는 것입니다. 전력은 공식 (2)를 기반으로 계산됩니다.

$$P_{DRV} = Q_{GATE} \times f_s \times V_{TOT} \quad (2)$$

여기서,

Q_{GATE} - 제어된 전력 반도체 스위치 게이트 전하는 V_{TOT} 에 의해 정의된 특정 게이트 전위 범위로 파생됩니다.

f_s - SCALE-iDriver의 IN 핀에 적용된 것과 동일한 스위칭 주파수.

V_{TOT} - SCALE-iDriver 2차측 공급 전압.

P_{DRV} 외에도 1차측 IC 전력 소모 P_p 및 커패시티브 부하 없는 2차측 IC 전력 소모 P_{SNL} 이 공식 (3) 및 (4)에 따라 고려되어야 합니다. 둘 모두 주변 온도 및 스위칭 주파수에 따라 달라집니다(일반 성능 특성 참조).

$$P_p = V_{VCC} \times I_{VCC} \quad (3)$$

$$P_{SNL} = V_{TOT} \times I_{VISO} \quad (4)$$

IC 동작 동안, P_{DRV} 는 외부 턴온 게이트 저항 R_{GH} , 턴오프 게이트 저항 R_{GL} , 파워 스위치의 내부 게이트 저항 R_{GINT} (사용 가능한 경우)와 내부 드라이버 저항 R_{GHI} 및 R_{GLI} 사이에 공유됩니다.

정선 온도 추정의 목적으로 IC 내부에서 부하 상태의 소모된 전력 P_{OL} 이 공식 (5)에 따라 계산될 수 있습니다.

$$P_{OL} = 0.5 \times Q_{GATE} \times f_s \times V_{TOT} \times \left(\frac{R_{GHI}}{R_{GHI} + R_{GH}} + \frac{R_{GLI}}{R_{GLI} + R_{GL}} \right) \quad (5)$$

R_{GH} 와 R_{GL} 은 공식 (6) 및 (7)과 같이 외부 게이트 저항(R_{GON} , R_{GOFF})과 SiC MOSFET 전력 반도체의 내부 게이트 저항 R_{GINT} 의 합을 나타냅니다.

$$R_{GH} = R_{GON} + R_{GINT} \quad (6)$$

$$R_{GL} = R_{GOFF} + R_{GINT} \quad (7)$$

총 IC 전력 소모 P_{DIS} 는 공식 (3), (4) 및 (5)의 합으로써 공식 (8)에 따라 추정됩니다.

$$P_{DIS} = P_p + P_{SNL} + P_{OL} \quad (8)$$

주어진 주변 온도 T_A 에 대한 동작 정선 온도 T_J 는 공식 (9)에 따라 정선에서 주변부까지의 열 저항 θ_{JA} 을 이용하여 추정할 수 있습니다.

$$T_J = \theta_{JA} \times P_{DIS} + T_A \quad (9)$$

파라미터	기호	조건	최소	최대	단위
최대 정격 절대값¹					
1차측 공급 전압 ²	V_{VCC}	VCC - GND	-0.5	6.5	V
2차측 총 공급 전압	V_{TOT}	VISO - COM	-0.5	30	V
2차측 플러스 공급 전압	V_{VISO}	VISO - VEE	-0.5	20	V
2차측 마이너스 공급 전압	V_{VEE}	VEE - COM	-0.5	15	V
로직 입력 전압(명령 신호)	V_{IN}	IN - GND	-0.5	$V_{VCC} + 0.5$	V
로직 출력 전압(고장 신호)	V_{SO}	SO - GND	-0.5	$V_{VCC} + 0.5$	V
로직 출력 전류(고장 신호)	I_{SO}	핀으로 흐르는 플러스 전류		10	mA
스위칭 주파수	f_s			150	kHz
보관 온도	T_s		-65	150	°C
작동 정선 온도	T_j		-40	150 ³	°C
작동 주변 온도	T_A		-40	125	°C
작동 케이스 온도	T_C		-40	125	°C
입력 전력 소모 ⁴	P_P	$V_{VCC} = 5V, V_{TOT} = 28V,$ $T_A = 25^\circ C,$ $f_s = 150kHz$		188	mW
출력 전력 소모 ⁴	P_S			1602	
총 IC 전력 소모	P_{DIS}			1790	

참고:

1. 최대 정격 절대값에 나열된 값보다 큰 스트레스는 디바이스에 영구적인 손상을 줄 수 있습니다.
2. VCC 핀에서 직접 측정된 피크 전압으로 정의됩니다.
3. 권장 값보다 높은 정선 온도에서 명령 신호의 전송은 영향을 받을 수 있습니다.
4. 입력 전력 소모는 공식 (3)을 참조합니다. 출력 전력 소모는 커패시티브 부하가 없는 상태의 2차측 IC 전력 손실(P_{SNL} , 공식 (4))과 부하가 있는 상태의 전력 소모(P_{OL} , 공식 (5))입니다. 총 IC 전력 소모는 P_P 와 P_S 의 합입니다.

써멀 저항

써멀 저항: eSOP-R16B 패키지:

(θ_{JA}) 67°C/W¹
 (θ_{JC}) 34°C/W²

참고:

1. 2oz.(610g/m²) 동판에 납땜.
2. 케이스 온도는 패키지 상단의 플라스틱 표면에서 측정.

파라미터	기호	조건		최소	일반	최대	단위
		$T_j = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ '참고 1' 참조(특별히 지정되지 않은 경우)					
권장 작동 조건							
1차측 공급 전압	V_{VCC}	VCC – GND		4.75		5.25	V
2차측 총 공급 전압	V_{TOT}	VISO – COM		18		28	V
로직 로우 입력 전압	V_{IL}					0.5	V
로직 하이 입력 전압	V_{IH}			3.3			V
스위칭 주파수	f_s			0		150	kHz
작동 IC 정선 온도	T_j			-40		125	$^{\circ}\text{C}$
전기적 특성							
로직 로우 입력 기준 전압 (Threshold)	V_{IN+LT}			0.6	1.25	1.8	V
로직 하이 입력 기준 전압 (Threshold)	V_{IN+HT}			1.7	2.2	3.05	V
로직 입력 전압 히스테리시스(Hysteresis)	V_{IN+HS}	'참고 8' 참조		0.1			V
입력 바이어스 전류	I_{IN}	$V_{IN} = 4\text{V}$		14	23	30	μA
공급 전류 (1차측)	I_{VCC}	$V_{IN} = 0\text{V}$			15	22	mA
		$V_{IN} = 5\text{V}$			25	35	
		$f_s = 20\text{kHz}$			22	30	
		$f_s = 75\text{kHz}$			25	35	
공급 전류 (2차측)	I_{VISO}	$V_{IN} = 0\text{V}$			7	9	mA
		$V_{IN} = 5\text{V}$			7.5	9	
		$f_s = 20\text{kHz}$			8	10	
		$f_s = 75\text{kHz}$			11	14	
파워 서플라이 모니터링 기준점(Threshold)(1차측)	$UVLO_{VCC}$	작동 재개			4.3	4.65	V
		작동 일시 중지		3.85	4.15		
		히스테리시스(Hysteresis) '참고 8' 참조		0.02			
파워 서플라이 모니터링 기준점(Threshold) (2차측, 플러스 레일 V_{VISO})	$UVLO_{VISO}$	작동 재개			12.85	13.5	V
		작동 일시 중지		11.7	12.35		
		히스테리시스(Hysteresis) '참고 8' 참조		0.3			
파워 서플라이 모니터링 블랭킹 시간 (2차측, 플러스 레일 V_{VISO})	$UVLO_{VISO(BL)}$	13.5V에서 11.5V로 VISO 전압 강하 '참고 8' 참조		0.5			μs

파라미터	기호	조건	최소	일반	최대	단위
		$T_j = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ '참고 1' 참조(특별히 지정되지 않은 경우)				
전기적 특성(계속)						
2차측 플러스 공급 전압 레귤레이션	$V_{\text{VISO(HS)}}$	$21\text{V} < V_{\text{TOT}} \leq 30\text{V}; I_{\text{VEE}} \leq 1500\mu\text{A}$ $V_{\text{TOT}} = 19\text{V}, I_{\text{VEE}} \leq 750\mu\text{A}$ $V_{\text{TOT}} = 18\text{V}, I_{\text{VEE}} \leq 400\mu\text{A}$	14.4		15.75	V
VEE 소스 용량	$I_{\text{VEE(SO)}}$	$V_{\text{TOT}} = 15\text{V}, V_{\text{VEE}}$ 는 0V로 설정	0.1			mA
		$V_{\text{TOT}} = 25\text{V}, V_{\text{EE}}$ 는 7.5V로 설정, '참고 9' 참조	1.85	3.3	4.5	
VEE 싱크 용량	$I_{\text{VEE(SI)}}$	$V_{\text{TOT}} = 25\text{V}, V_{\text{EE}}$ 는 12.5V로 설정, '참고 9' 참조	1.74	3.1	4.5	mA
SNS 고장 모니터링 기준점 (Threshold)	V_{SNS}	턴온 전환 동안, COM 기준. '참고 8' 참조		400		mV
SNS 고장 모니터링 블랭킹 시간	$t_{\text{SNS(BL)}}$	V_{SNS} 에서의 SNS 상승 및 16V로의 GH 하강 사이의 시간	450	650	900	ns
GL 전류를 20mA로 감소시키기 위해 필요한 SNS 전류	I_{SNS}	턴온 전환 동안, $T_j = 25^{\circ}\text{C}$		535		μA
턴온 전파 지연	$t_{\text{P(LH)}}$	$T_j = 25^{\circ}\text{C}$ '참고 3' 참조	250	265	305	ns
		$T_j = 125^{\circ}\text{C}$ '참고 3' 참조	255	282	300	
턴오프 전파 지연	$t_{\text{P(HL)}}$	$T_j = 25^{\circ}\text{C}$ '참고 4' 참조	240	270	325	ns
		$T_j = 125^{\circ}\text{C}$ '참고 4' 참조	250	288	320	
최소 턴온 및 턴오프 펄스	$t_{\text{GE(MIN)}}$	'참고 8' 참조			650	ns
출력 상승 시간	t_{R}	C_{G} 없음, '참고 5' 참조		22	45	ns
		$C_{\text{G}} = 10\text{nF}$, '참고 5' 참조	55	113	150	
		$C_{\text{G}} = 47\text{nF}$, '참고 5' 참조	300	475	650	
출력 하강 시간	t_{F}	C_{G} 없음, '참고 6' 참조		18	45	ns
		$C_{\text{G}} = 10\text{nF}$	55	105	150	
		$C_{\text{G}} = 10\text{nF}$	300	447	650	
전파 지연 지터	Δ_{TP}	'참고 8' 참조		± 5		ns
고장 신호화 지연 시간	t_{FAULT}	'참고 13' 참조		0.8	1.4	μs
SO 고장 신호화 시간	t_{SO}		6.8	10	13.4	μs
파워온 스타트업 시간	t_{START}	'참고 7, 8' 참조			10	ms

파라미터	기호	조건 $T_j = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ '참고 1' 참조(특별히 지정되지 않은 경우)	최소	일반	최대	단위
전기적 특성(계속)						
게이트 소싱 피크 전류, GH 핀	$I_{G(H)}$	$V_{GH} \geq V_{TOT} - 11V$ $C_G = 470nF$ '참고 9' 참조	3.6	4.35	5.5	A
		$R_G = 0\Omega$ $T_A = 25^{\circ}\text{C}$ $f_s = 1kHz$ '참고 2, 8, 9' 참조		7.8		
게이트 싱킹 피크 전류, GL 핀	$I_{G(L)}$	$V_{GL} \leq 7.5V, C_G = 470nF$ COM을 기준으로 하는 V_{GL}	3.6	4.55	5.5	A
		$R_G = 0\Omega,$ $f_s = 1kHz$ '참고 2, 8' 참조		7.3		
내부 턴온 게이트 저항	R_{GHI}	$I_G = 250mA$ $V_{IN} = 5V$ '참고 9' 참조		0.74	1.2	Ω
턴오프 내부 게이트 저항	R_{GLI}	$I_G = 250mA$ $V_{IN} = 0V$ '참고 9' 참조		0.68	1.1	Ω
턴온 게이트 출력 전압 (COM 핀 참조)	$V_{GH(ON)}$	$I_G = 20mA$ $V_{IN} = 5V$ '참고 9' 참조	$V_{TOT} - 0.04$			V
턴오프 게이트 출력 전압 (COM 핀 참조)	$V_{GL(OFF)}$	$I_G = -20mA$ $V_{IN} = 5V$ '참고 9' 참조			0.04	V
SO 출력 전압	$V_{SO(FAULT)}$	고장 조건, $I_{SO} = 3.4mA$ $V_{VCC} \geq 3.9V$		210	450	mV
패키지 특성('참고8, 10' 참조)						
절연 거리	DTI	최소 내부 갭(내부 공간거리)	0.4			mm
최소 에어 갭(공간거리)	L1(IO1)	단자 간 최단 공간거리	9.5			mm
최소 외부 트레이킹(연면거리)	L2(IO2)	패키지 표면에서의 단자 간 최단 거리	9.5			mm
트레이킹 저항(비교 가능 트레이킹 인덱스)	CTI	DIN EN 60112(VDE 0303-11): 2010-05 EN / IEC 60112:2003 + A1:2009	600			
절연 저항, 입력-출력	R_{IO}	$V_{IO} = 500V, T_j = 25^{\circ}\text{C}$ '참고 12' 참조	10^{12}			Ω
		$V_{IO} = 500V, 100^{\circ}\text{C} \leq T_j \leq T_{C(MAX)}$ '참고 12' 참조	10^{11}			
절연 커패시턴스, 입력-출력	C_{IO}	'참고 12' 참조		1		pF

파라미터	기호	조건		최소	일반	최대	단위
		$T_J = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ '참고 1' 참조(특별히 지정되지 않은 경우)					
패키지 절연 특성							
최대 RMS 작동 절연 전압	V_{IORM}	SIC1181KQ				531	V_{RMS}
		SIC1182KQ				849	
최대 반복 피크 절연 전압	V_{IORM}	SIC1181KQ				750	V_{PEAK}
		SIC1182KQ				1200	
입력-출력 테스트 피크 전압	V_{PD}	방법 A, 환경 테스트 하위 그룹 1 후, $V_{PD} = 1.6 \times V_{IORM}$, $t = 10\text{s}$ (검증) 부분 방전 < 5pC	SIC1181KQ			1200	V_{PEAK}
			SIC1182KQ			1920	
		방법 A, 입력/출력 안전 테스트 하위 그룹 2/3 후, $V_{PD} = 1.2 \times V_{IORM}$, $t = 10\text{s}$, (검증) 부분 방전 < 5pC	SIC1181KQ			900	
			SIC1182KQ			1440	
		방법 B1, 100% 생산 테스트, $V_{PD} = 1.875 \times V_{IORM}$, $t = 1\text{s}$ 부분 방전 < 5pC	SIC1181KQ			1407	
			SIC1182KQ			2250	
최대 과도 피크 절연 전압	V_{IOTM}	$V_{TEST} = V_{IOTM}$, $t = 60\text{s}$ (검증), $t = 1\text{s}$ (100% 생산)	SIC1181KQ			6000	V_{PEAK}
			SIC1182KQ			8000	
절연 저항	R_S	T_S 에서 $V_{IO} = 500\text{V}$				$>10^9$	Ω
최대 케이스 온도	T_S					150	$^{\circ}\text{C}$
안전 총 소모 전력	P_S	$T_A = 25^{\circ}\text{C}$ 디레이팅 '그림 10' 참조				1.79	W
오염도					2		
기후 분류					40/125/21		
RMS 절연 내전압	V_{ISO}	$V_{TEST} = V_{ISO}$, $t = 60\text{s}$ (검증), $V_{TEST} = 1.2 \times V_{ISO} = 6000V_{RMS}$, $t = 1\text{s}$ (100% 생산)			5000		V_{RMS}

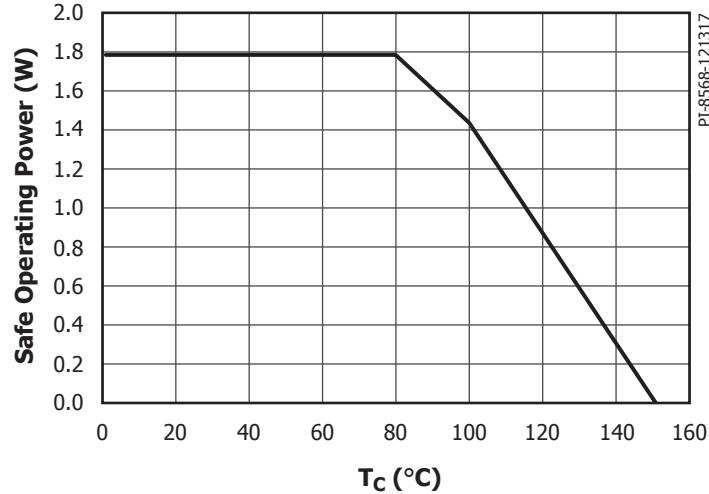


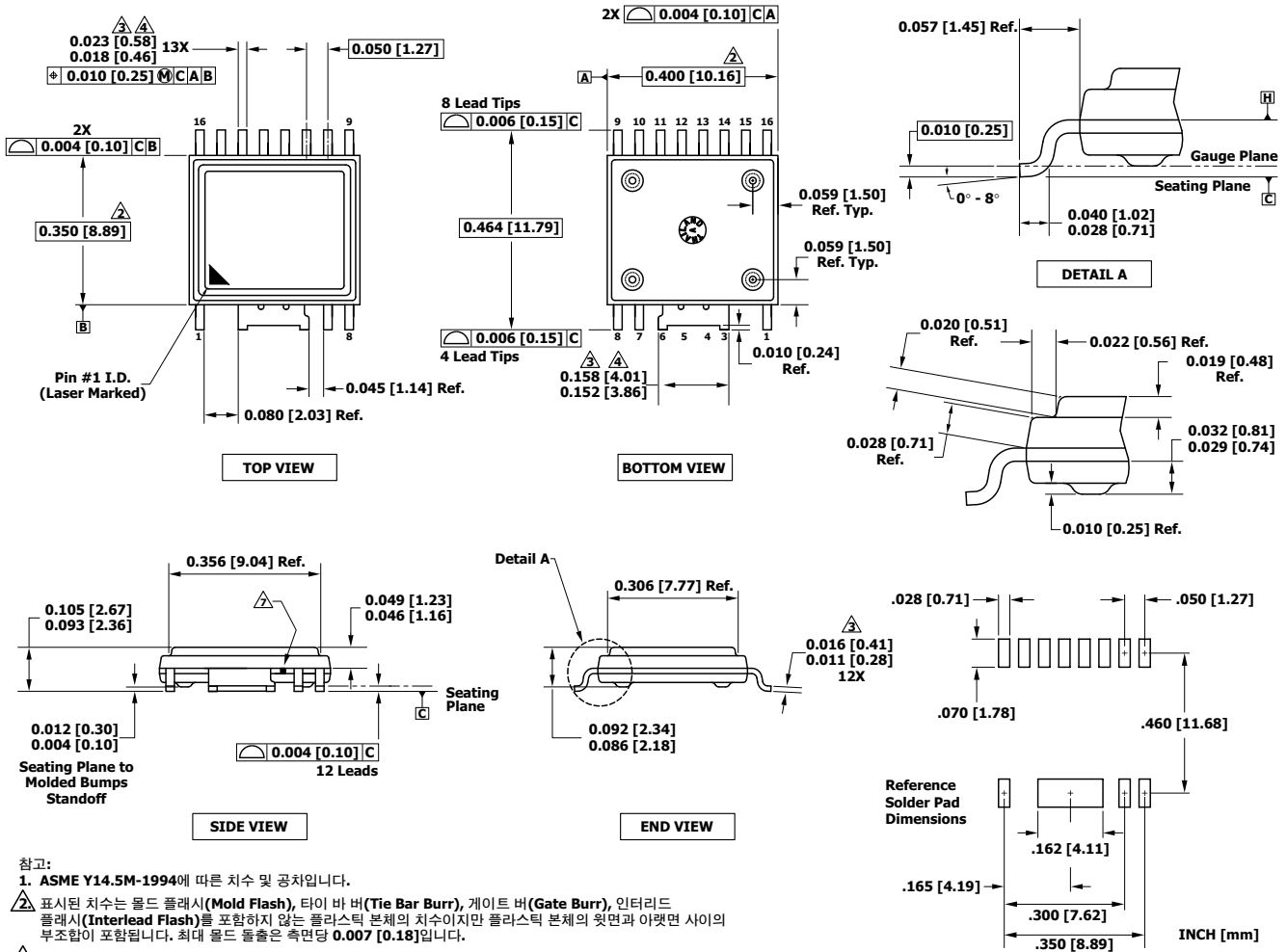
그림 10. 케이스 온도 T_c 에 대해 제한된 전력 소모 P_s 의 의존성을 보여주는 써멀 디레이팅 곡선(DIN V VDE 0884-11).

T_A 및/또는 케이스 온도가 125°C에 도달할 때까지 작동이 허용됩니다. 써멀 스트레스가 이러한 값보다 높지만 써멀 디레이팅 곡선보다는 낮은 경우 제품에 영구적인 기능 손상을 초래할 수 있습니다. 써멀 SOP 디레이팅 곡선보다 높은 작동 시 제품 신뢰성에 영향을 줄 수 있습니다.

참고:

- $V_{VCC} = 5V$, $V_{TOT} = 25V$, $R_G = 5.6\Omega$, C_G 없음. VGXX 핀이 10nF 커패시터를 통해 G 핀에 연결됩니다.
일반적인 값은 $T_j = 25^\circ C$, $f_s = 150kHz$, 듀티 사이클 = 50%에서 정의됩니다. 핀에 플러스 전류가 흐르는 것으로 가정됩니다.
- 펄스 폭 $\leq 10\mu s$, 듀티 사이클 $\leq 1\%$. 최대값이 ASIC에 의해 안전한 레벨로 제어됩니다. $R_G \geq 0\Omega$ 및 전력 반도체 모듈 입력 게이트 커패시턴스 $C_{IES} \leq 47nF$ 에 대해 내부 피크 전력이 안전하게 제어됩니다. 게이트 소싱 피크 전류는 $R_{GH} = 0$ (및 $R_{GL} = 4\Omega$)일 때 388nF 게이트 커패시턴스를 전압 레벨 2.5V에서 12.5V까지 충전하는 데 필요한 시간에 따라 결정되었습니다. 게이트 싱킹 피크 전류는 $R_{GL} = 0$ (및 $R_{GH} = 4\Omega$)일 때 388nF 게이트 커패시턴스를 전압 레벨 22.5V에서 12.5V까지 방전하는 데 필요한 시간에 따라 결정되었습니다.
- V_{IN} 전위가 10ns 내에 0V에서 5V로 변경됩니다. IN 핀에서의 50% 전압 증가부터 G 핀에서의 10% 전압 증가까지 지연이 측정됩니다.
- V_{IN} 전위가 10ns 내에 5V에서 0V로 변경됩니다. IN 핀에서의 50% 전압 감소부터 G 핀에서의 10% 전압 감소까지 지연이 측정됩니다.
- V_{GE} 의 10%~90%에서 측정됩니다(C_G 가 반도체 게이트 커패시턴스를 시뮬레이션합니다). V_{GE} 가 C_G 에 걸쳐 측정됩니다.
- V_{GE} 의 90%~10%에서 측정됩니다(C_G 가 반도체 게이트 커패시턴스를 시뮬레이션합니다). V_{GE} 가 C_G 에 걸쳐 측정됩니다.
- 1차측 및 2차측 공급 전압(V_{VCC} 및 V_{TOT})이 정상적인 드라이버 작동에 필요한 최소 레벨에 도달하기까지의 시간. 이 시간 동안 1차측에서 2차측으로 전달되는 신호는 없습니다.
- 설계에 의해 보장됩니다.
- 핀에서 흘러 나오는 플러스 전류입니다.
- 안전 거리는 애플리케이션에 따라 달라지며 연면거리 및 공간거리 요구 사항은 애플리케이션의 특정 장비 절연 표준을 준수해야 합니다. 보드 설계는 IC의 솔더링 패드가 필요한 안전 관련 거리를 유지할 수 있도록 확인해야 합니다.
- IEC 61000-4-8($f_s = 50Hz$ 및 $60Hz$) 및 IEC 61000-4-9에 따라 측정되었습니다.
- 배리어의 각 측면에 있는 모든 핀은 서로 연결되어 2단자 디바이스를 이룹니다.
- 2차측에서 SO 핀으로 고장 이벤트(UVLO 또는 SNS 고장)를 전달하는 데 필요한 시간입니다.

eSOP-R16B



참고:

- ASME Y14.5M-1994에 따른 치수 및 공차입니다.
- 표시된 치수는 몰드 플래시(Mold Flash), 타이 바 버(Tie Bar Burr), 게이트 버(Gate Burr), 인터리드 플래시(Interlead Flash)를 포함하지 않는 플라스틱 본체의 치수이지만 플라스틱 본체의 윗면과 아랫면 사이의 부조합이 포함됩니다. 최대 몰드 돌출은 측면당 0.007 [0.18]입니다.
- 표시된 치수에는 도금 두께가 포함됩니다.
- 인터리드 플래시(Interlead Flash) 또는 돌출은 포함되지 않습니다.
- 제어 치수는 인치[mm] 단위입니다.
- 기준점 A와 B는 기준점 H에서 결정됩니다.
- 리드 6과 7 사이의 플라스틱 패키지 바디 외형/표면에서 노출된 금속은 와이드 리드 3/4/5/6에 내부적으로 연결됩니다.

PI-6995-051716
POD-eSOP-R16B Rev B

MSL 표

부품 번호	MSL 등급
SIC118xKQ	3

ESD 및 래치업 표

테스트	조건	결과
125°C에서의 래치업	AEC-Q100-002	모든 핀에서 > ±100mA 또는 > 1.5 × V _{MAX}
HBM(Human Body Model) ESD	AEC-Q100-002	모든 핀에서 > ±2000V
충전된 디바이스 모델 ESD	AEC-Q100-002	모든 핀에서 > ±500V

IEC 60664-1 등급 표

파라미터	조건	사양
기본 절연 그룹	재료 그룹	I
설치 분류	정격 메인 RMS 전압 ≤ 150V	I - IV
	정격 메인 RMS 전압 ≤ 300V	I - IV
	정격 메인 RMS 전압 ≤ 600V	I - IV
	정격 메인 RMS 전압 ≤ 1000V	I - III(SIC1182KQ에만 해당)

전기적 특성(EMI) 표

파라미터	기호	조건	최소	일반	최대	단위
커먼 모드 과도 응답 내성, Logic High	CM _H	그림 11 및 그림 12에 따라 측정된 일반 값. 최대 값은 사다리꼴 파형을 가정한 설계 값임.		-35 / 50	-100 / 100	kV/μs
커먼 모드 과도 응답 내성, Logic Low	CM _L					
가변 자기장 내성	H _{HPEAK}	'참고 11' 참조		1000		A/m
	H _{LPEAK}					

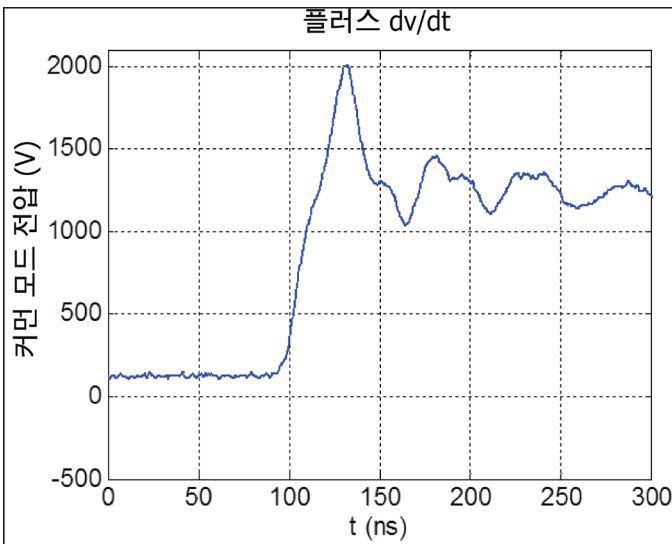


그림 11. 플러스 dv/dt를 생성하기 위해 적용된 커먼 모드 펄스 (SIC1182KQ에 대한 결과).

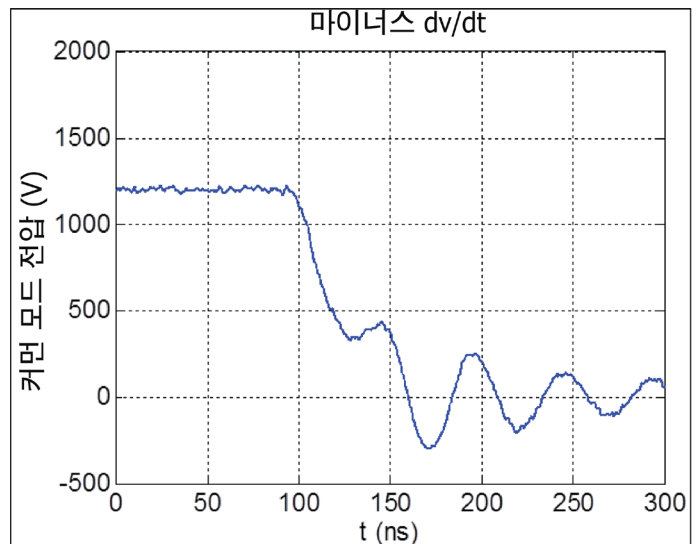
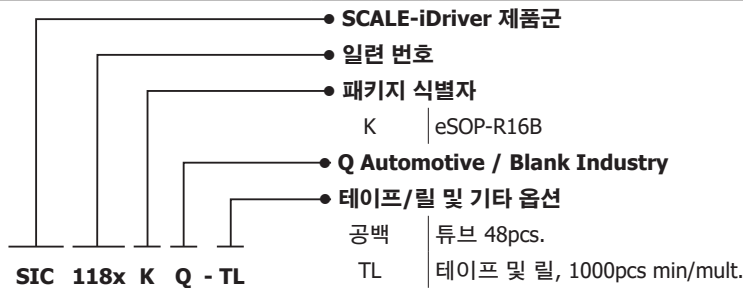


그림 12. 마이너스 dv/dt를 생성하기 위해 적용된 커먼 모드 펄스 (SIC1182KQ에 대한 결과).

규정 정보 표

제품	VDE	UL	CSA
SIC1181KQ	DIN VDE V 0884-11 (VDE V 0884-11):2017-01 인증 대기 중	UL1577 부품 인증 프로그램에 따라 UR 인증 대기 중	UL1577 부품 인증 프로그램에 따라 UR 인증 대기 중
	최대 과도 절연 전압 6kV, 최대 서지 절연 전압 6kV, 최대 반복 피크 절연 전압 750V를 위한 강화 절연	단일 보호, 5000V _{RMS} 절연 내전압	단일 보호, 5000V _{RMS} 절연 내전압
	파일 번호 대기 중	파일 번호 대기 중	파일 번호 대기 중
SIC1182KQ	DIN VDE V 0884-11 (VDE V 0884-11):2017-01 인증 대기 중	UL1577 부품 인증 프로그램에 따라 UR 인증 대기 중	UL1577 부품 인증 프로그램에 따라 UR 인증 대기 중
	최대 과도 절연 전압 8kV, 최대 서지 절연 전압 8kV, 최대 반복 피크 절연 전압 1200V를 위한 강화 절연	단일 보호, 5000V _{RMS} 절연 내전압	단일 보호, 5000V _{RMS} 절연 내전압
	파일 번호 대기 중	파일 번호 대기 중	파일 번호 대기 중

부품 주문 정보



참고

개정	참고	날짜
A	코드 A 릴리즈.	10/19

최신 업데이트에 대한 자세한 내용은 당사 웹사이트를 참고하십시오. www.power.com

파워 인테그레이션스(Power Integrations)는 안정성 또는 생산성 향상을 위하여 언제든지 당사 제품을 변경할 수 있는 권한이 있습니다. 파워 인테그레이션스(Power Integrations)는 본 문서에서 설명하는 디바이스나 회로 사용으로 인해 발생하는 어떠한 책임도 지지 않습니다. 파워 인테그레이션스(Power Integrations)는 어떠한 보증도 제공하지 않으며 모든 보증(상품성에 대한 묵시적 보증, 특정 목적에의 적합성 및 타사 권리의 비침해를 포함하며 이에 국한되지 않음)을 명백하게 부인합니다.

특허 정보

본 문서에서 설명하는 제품 및 애플리케이션(제품의 외부 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허 또는 파워 인테그레이션스(Power Integrations)에서 출원 중인 미국 및 해외 특허에 포함될 수 있습니다. 파워 인테그레이션스(Power Integrations)의 전체 특허 목록은 www.power.com에서 확인할 수 있습니다. 파워 인테그레이션스(Power Integrations)는 고객에게 www.power.com/ip.htm에 명시된 특정 특허권에 따른 라이선스를 부여합니다.

수명 유지 장치 사용 정책

파워 인테그레이션스(Power Integrations)의 제품은 파워 인테그레이션스(Power Integrations) 사장의 명백한 문서상의 허가가 없는 한 수명 유지 장치 또는 시스템의 핵심 부품으로 사용할 수 없습니다. 자세한 정의는 다음과 같습니다.

1. 수명 유지 장치 또는 시스템이란 (i)신체에 대한 외과적 이식을 목적으로 하거나, (ii)수명 지원 또는 유지를 목적으로 사용되며, (iii)사용 지침에 따라 올바르게 사용하는 경우에도 동작의 실패가 사용자의 상당한 부상 또는 사망을 초래할 수 있는 장치 또는 시스템입니다.
2. 핵심 부품이란 부품의 작동이 실패하여 수명 유지 장치 또는 시스템의 작동이 실패하거나, 해당 장치 또는 시스템의 안전성 및 효율성에 영향을 줄 수 있는 수명 유지 장치 또는 시스템에 사용되는 모든 부품입니다.

파워 인테그레이션스(Power Integrations), 파워 인테그레이션스(Power Integrations) 로고, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSiP, eSOP, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, PowiGaN, SCALE, SCALE-1, SCALE-2, SCALE-3 및 SCALE-iDriver는 Power Integrations, Inc.의 상표이며, 기타 상표는 각 회사의 재산입니다. ©2019, Power Integrations, Inc.

파워 인테그레이션스(Power Integrations) 전 세계 판매 지원 지역

<p>본사 5245 Hellyer Avenue San Jose, CA 95138, USA 본사 전화: +1-408-414-9200 고객 서비스: 전 세계: +1-65-635-64480 북미: +1-408-414-9621 이메일: usasales@power.com</p> <p>중국(상하이) Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 전화: +86-21-6354-6323 이메일: chinasales@power.com</p> <p>중국(셴젠) 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 전화: +86-755-8672-8689 이메일: chinasales@power.com</p>	<p>독일(AC-DC/LED 판매) Einsteinring 24 85609 Dornach/Aschheim Germany 전화: +49-89-5527-39100 이메일: eurosales@power.com</p> <p>독일(게이트 드라이버 판매) HellwegForum 1 59469 Ense Germany 전화: +49-2938-64-39990 이메일: igbt-driver.sales@power.com</p> <p>인도 #1, 14th Main Road Vasanthanagar Bangalore-560052 India 전화: +91-80-4113-8020 이메일: indiasales@power.com</p>	<p>이탈리아 Via Milanese 20, 3rd. Fl. 20099 Sesto San Giovanni (MI) Italy 전화: +39-024-550-8701 이메일: eurosales@power.com</p> <p>일본 Yusen Shin-Yokohama 1-chome Bldg. 1-7-9, Shin-Yokohama, Kohoku-ku Yokohama-shi, Kanagawa 222-0033 Japan 전화: +81-45-471-1021 이메일: japansales@power.com</p> <p>대한민국 135-728 서울 강남구 삼성동 159-6 도심공항터미널 6층 602호 전화: +82-2-2016-6610 이메일: koreasales@power.com</p>	<p>싱가포르 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 전화: +65-6358-2160 이메일: singaporesales@power.com</p> <p>대만 5F, No. 318, Nei Hu Rd., Sec. 1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 전화: +886-2-2659-4570 이메일: taiwansales@power.com</p> <p>영국 Building 5, Suite 21 The Westbrook Centre Milton Road Cambridge CB4 1YG 전화: +44 (0) 7823-557484 이메일: eurosales@power.com</p>
--	---	--	--